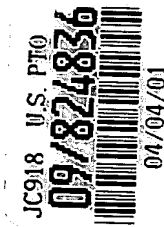


IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Patent Application of)	
Kazunori SHIONOYA)	Group Art Unit: Unassigned
Application No.: Unassigned)	Examiner: Unassigned
Filed: April 4, 2001)	
For: MEMORY BOARD)	
)	
)	
)	
)	
)	



CLAIM FOR CONVENTION PRIORITY

Assistant Commissioner for Patents
Washington, D.C. 20231

Sir:

The benefit of the filing date of the following prior foreign application in the following foreign country is hereby requested, and the right of priority provided in 35 U.S.C. § 119 is hereby claimed:

Japanese Patent Application No. 2000-105904

Filed: April 7, 2000

In support of this claim, enclosed is a certified copy of said prior foreign application. Said prior foreign application was referred to in the oath or declaration. Acknowledgment of receipt of the certified copy is requested.

Respectfully submitted,

BURNS, DOANE, SWECKER & MATHIS, L.L.P.

Date: April 4, 2001

By: Platon N. Mandros Reg No 31979
for Platon N. Mandros
Registration No. 22,124

P.O. Box 1404
Alexandria, Virginia 22313-1404
(703) 836-6620

日 本 国 特 許 庁

PATENT OFFICE
JAPANESE GOVERNMENT

JC918 U.S. PTO
98728/60
04/04/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office.

出 願 年 月 日
Date of Application:

2000年 4月 7日

願 番 号
Application Number:

特願2000-105904

願 人
Applicant(s):

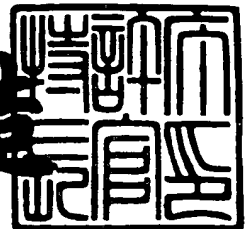
ミノルタ株式会社

CERTIFIED COPY OF
PRIORITY DOCUMENT

2001年 2月23日

特許庁長官
Commissioner,
Patent Office

及 川 耕 造





【書類名】 特許願

【整理番号】 TB12365

【提出日】 平成12年 4月 7日

【あて先】 特許庁長官殿

【国際特許分類】 H05K 1/02

【発明の名称】 メモリ基板

【請求項の数】 3

【発明者】

【住所又は居所】 大阪府大阪市中央区安土町二丁目 3 番 1 3 号 大阪国際
ビル ミノルタ株式会社内

【氏名】 塩野谷 和則

【特許出願人】

【識別番号】 000006079

【氏名又は名称】 ミノルタ株式会社

【代理人】

【識別番号】 100086933

【弁理士】

【氏名又は名称】 久保 幸雄

【電話番号】 06-6304-1590

【手数料の表示】

【予納台帳番号】 010995

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9716123

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 メモリ基板

【特許請求の範囲】

【請求項 1】

コネクタ端子を備えたプリント配線板と、前記プリント配線板が装着される装置が利用するデータを記憶するメモリと、前記装置と前記メモリとのデータ通信を仲介するメモリコントローラとからなる

ことを特徴とするメモリ基板。

【請求項 2】

前記メモリコントローラは、仲介内容の変更が可能なプログラマブルデバイスからなる

請求項 1 記載のメモリ基板。

【請求項 3】

メモリ基板を装着するためのコネクタと、装着されたメモリ基板にアクセスして画像形成に係わる制御を行うコントローラとを備え、

前記コネクタに請求項 1 記載のメモリ基板が装着されたことを特徴とする画像形成装置。

【発明の詳細な説明】

本発明は、メモリの増設、機能の拡張または付加機能の変更のために各種の装置に搭載されるメモリ基板に関する。

【0001】

【従来の技術】

メモリ基板（拡張メモリなど）の着脱が可能な各種装置において、使用可能なメモリ基板の種類は限定されている。例えば、メモリデバイスとして DRAM を実装したメモリ基板であっても、DRAM がEDO（Extended Data Out）対応なのか、FP（First Page）対応なのかにより、使用できるかできないかが決まっていた。また、メモリの種類もSDRAM、Rambus DRAMなど多種である。

【0002】

一方、複写機分野では、デジタル機が一般的となっており、読取りの高解像度化が進むにつれて、大容量のメモリを必要とするようになっている。しかし、複写機の用途によっては必ずしも大容量のメモリを必要とするものではない。このため、本体基板には基本容量分のメモリのみを搭載しておき、必要に応じてメモリ基板を追加することによってメモリ容量を増やすオプション形態がとられる。現在、メモリ基板に搭載するメモリデバイスとしては、SDRAM (Synchronous-DRAM) が多用される。本体基板を作る際に信号配線が決定されるので、メモリ基板の作製においては特定のメモリデバイスを用いなければならない。すなわち、配線および信号構成に互換性のない種類のメモリデバイスを用いることはできない。

【0003】

従来、メモリ基板の生産性および設計の自由度を高める方法として、メモリ基板にモード切換えスイッチを設けることが特開平9-293938号公報に開示されている。実装するメモリデバイスがモード設定端子を有する場合、スイッチの切換えを行うことにより、1つのメモリ基板を複数とおりの用途に共用することができる。用途毎にメモリ基板を作製しなくてもよい。

【0004】

また、実装するメモリデバイスの情報を記憶する識別用のメモリ（例えばEEPROM）を設けたメモリ基板がある。メモリ基板にアクセスする本体装置のコントローラが識別用のメモリから情報を読み出し、メモリデバイスの種類に応じた形態のアクセスを行う。

【0005】

【発明が解決しようとする課題】

上述のようにモード切換えスイッチを設ける構成では、メモリ基板の用途が広がるものの、モードに応じてメモリ基板のスイッチ設定を行わなければならない。また、本体装置のコントローラが、メモリ基板で設定されたモードに応じたメモリ制御を行う必要がある。

【0006】

識別用のメモリを設けておく構成では、メモリデバイスの選択肢が既存の種類

に限られ、新たな仕様のメモリデバイスを採用できないおそれがある。加えて、本体装置のコントローラがメモリデバイスの種類の識別結果に応じて制御の内容を変更しなければならないので、本体装置の負担が大きい。

【0007】

本発明は、実装するメモリデバイスの変更の自由度を高めることを目的としている。

【0008】

【課題を解決するための手段】

請求項1の発明のメモリ基板は、コネクタ端子を備えたプリント配線板と、前記プリント配線板が装着される装置が利用するデータを記憶するメモリと、前記装置と前記メモリとのデータ通信を仲介するメモリコントローラとからなる。

【0009】

請求項2の発明のメモリ基板において、前記メモリコントローラは、仲介内容の変更が可能なプログラマブルデバイスからなる。

請求項3の発明の画像形成装置は、メモリ基板を装着するためのコネクタと、装着されたメモリ基板にアクセスして画像形成に係わる制御を行うコントローラとを備え、前記コネクタに請求項1記載のメモリ基板が装着されたものである。

【0010】

本発明のメモリ基板が装着される装置（本体装置）のコントローラは、メモリ基板に実装されたメモリデバイスの種類に係わらず、一定のメモリ制御を行えばよい。新規のメモリデバイスを実装する場合にも、本体装置のコントローラの制御内容を変更する必要はない。

【0011】

【発明の実施の形態】

図1は本発明に係るメモリ基板の適用例としての複写機の全体構成を示す図である。複写機1は、原稿の画像を走査するイメージリーダー1A、電子写真式のプリンタ1B、自動原稿搬送装置（ADF）1C、および両面コピーなどのための再給紙ユニット1Dとからなる。コネクタ90にケーブル2を接続することにより、ユーザーは複写機1をネットワークプリンタとして利用することができる。

【0012】

イメージリーダ1Aにおいて、走査機構10およびCCD16により得られた画像信号は、画像処理回路20にてデジタルの画像データに変換される。画像データは、メモリユニット30を経由してプリンタ1Bの印字データ処理部40へ転送される。印字データ処理部40は、画像データに基づいて、露光光源である半導体レーザ(LD)の点灯制御データを生成する。電子写真プロセスは本発明と直接には関係しないので、その説明を省略する。

【0013】

メモリユニット30は、複数ページ分の画像データを記憶する能力をもち、ページの並べ替え、ページ合成、読取りを省略した再コピーといった種々のメモリコピーを可能にする。このメモリユニット30には、記憶容量を増大させるオプションモジュールであるメモリ基板(拡張メモリ)3が装着されている。

【0014】

図2は複写機の制御系の概略を示すブロック図である。

制御系100は、7個のCPU101~107を中心に構成され、これら各CPU101~107には、プログラムを格納したROMおよびプログラム実行のワークエリアとなるRAMが設けられている。

【0015】

CPU101は、操作パネル110の各種操作キーからの信号の入力およびタッチパネル表示に係わる制御を行なう。CPU102は、走査機構10および画像処理回路20の制御を行なう。CPU103は、メモリユニット30に組み込まれており、固定モジュールである画像メモリ130および着脱可能なメモリ基板3に対するアクセス制御を行う。このCPU103がメモリ基板3からみた本体側のコントローラである。なお、ネットワーク接続された外部機器と複写機1とのデータ伝送は、メモリユニット30を介して行われる。CPU104は、印字データ処理部40を含むプリントヘッドおよび作像系の制御を行なう。CPU105は制御系100の全体のタイミング調整や動作モードの設定のための処理を行なう。CPU106は自動原稿搬送装置1Cの制御を行ない、CPU107は再給紙ユニット1Dの制御を行なう。イメージリーダ1A・プリンタ1B・自

動原稿搬送装置 1 C・再給紙ユニット 1 Dに配置が分かれた CPU どうしは、シリアル I/O を介して通信をする。以下、メモリ基板 3 の実施例を説明する。

【0016】

【実施例 1】

図 3 はメモリ基板の構成図、図 4 はメモリ基板における信号構成を示す図である。メモリ基板 3 は、一端に着脱用のコネクタ 3 1 0 が配置されたプリント配線板 3 0 0、メモリデバイスとして実装された SDRAM 3 2 1, 3 2 3, 3 2 3, 3 2 4、および本発明に特有の仲介機能をもつコントローラ 3 6 0 から構成される。

【0017】

各 SDRAM 3 2 1 ~ 3 2 4 は次の信号により制御される。

A 0 - 1 3 : アドレスバス (ローアドレス、カラムアドレス、バンクアドレス)

D 0 - 7 : データバス

/CS : チップセレクト

/RAS : ローアドレス・ストロブコマンド

/CAS : カラムアドレス・ストロブコマンド

/WE : ライトイネーブル

DQM : データマスク

CKE : クロックイネーブル

CLK : クロック

ここでの記号 “/” 記号は信号が負極性であることを示す。

【0018】

これに対し、メモリ基板 3 にはメモリユニット本体のコントローラ (つまり、CPU 1 0 3) から、次の制御信号が入力される。

A 0 - 1 3 : アドレスバス

D 0 - 7 : データバス

/CCS : コントローラチップセレクト

/CRE : コントローラリードイネーブル

/CWE : コントローラライトイネーブル

CLK : クロック

これら制御信号のうち、A0-13、D0-7およびCLKは、そのままSDRAM321~324に与えられる。そして、他の制御信号（/CCS, /CRE, /CWE）は、SDRAM321~324ではなくコントローラ360に入力される。A0-13のうちのA0-7、D0-7およびCLKもコントローラ360に入力される。コントローラ360は、SDRAM321~324を制御する上述の信号（/CS, /RAS, /CAS, /WE, DQM, CKE）の出力を担う。

【0019】

CPU103はコントローラ360に対して、あらかじめ決められた特定のアクセス方法でリードライトの指示を出す。これを受けてコントローラ360は、記憶している設定情報に基づいて、受けた指示内容をSDRAM固有のアクセス方法に則した制御内容に変換し、リード・ライト・リフレッシュ動作を行う。すなわち、CPU103からのSDRAM321~324へのアクセスを仲介する。

【0020】

SDRAM321~324と異なる種類のデバイス（例えばDRAM）を実装したメモリ基板がメモリユニット30に装着された場合にも、CPU103はSDRAMを実装したメモリ基板3が装着された場合と同じアクセス方法でDRAMにアクセスする。DRAM搭載のメモリ基板に設けられたコントローラは、DRAM固有のアクセス方法に制御内容を変換し、リード・ライト・リフレッシュ動作を行う。

【0021】

本実施例では本体から拡張メモリへのアクセス方法を、A0-7、D0-7、/CCS, /CRE, /CWE, CLKの信号を用いて行うとしているが、アクセス方法はこれに限定されない。

【0022】

【実施例2】

図5は第2実施形態のメモリ基板の構成を示す図である。

本実施例のメモリ基板 3 b においても、メモリデバイスとして S D R A M を用いている。メモリ基板 3 b の特徴は、コントローラ 3 6 0 b が本体のコントローラまたは他のプログラマ装置からプログラム可能であるということである。例示では J T A G 端子をプログラム用に使用して、コントローラ 3 6 0 b をプログラムする。コントローラ 3 6 0 b は、プリント配線板に実装した段階では、実施例 1 のコントローラ 3 6 0 がもつ仲介機能を有しておらず、コントローラ 3 6 0 b の入出力端子の機能は確定していない。実装後にプログラムされることによって、各端子が本体からの制御信号およびメモリデバイス固有の信号に対応づけられ、コントローラ 3 6 0 b が仲介機能を得る。本体の C P U 1 0 3 はメモリ基板 3 b のコントローラ 3 6 0 b に対し、J T A G 端子を用いて所定の機能をプログラムすることにより、拡張メモリの利用を可能にする。

【 0 0 2 3 】

実施例 1 では、異なるメモリデバイスを使ったメモリ基板を作る毎に専用のコントローラを実装しなくてはならないが、本実施例ではコントローラ 3 6 0 b をプログラム可能なデバイスにて構成することで、デバイスの共通部品化が可能である。例示では J T A G 端子を用いてプログラムする構成としているが、J T A G 端子の限定するものではなく、専用のプログラム端子であってもよい。

【 0 0 2 4 】

【発明の効果】

請求項 1 乃至請求項 3 の発明によれば、実装するメモリデバイスの変更の自由度を高めることができる。

【図面の簡単な説明】

【図 1】

本発明に係るメモリ基板の適用例としての複写機の全体構成を示す図である。

【図 2】

複写機の制御系の概略を示すブロック図である。

【図 3】

メモリ基板の構成図である。

【図 4】

メモリ基板における信号構成を示す図である。

【図 5】

第 2 実施形態のメモリ基板の構成を示す図である。

【符号の説明】

3, 3 b メモリ基板

3 0 0 プリント配線板

3 1 0 コネクタ端子

1 複写機（プリント配線板が装着される装置，画像形成装置）

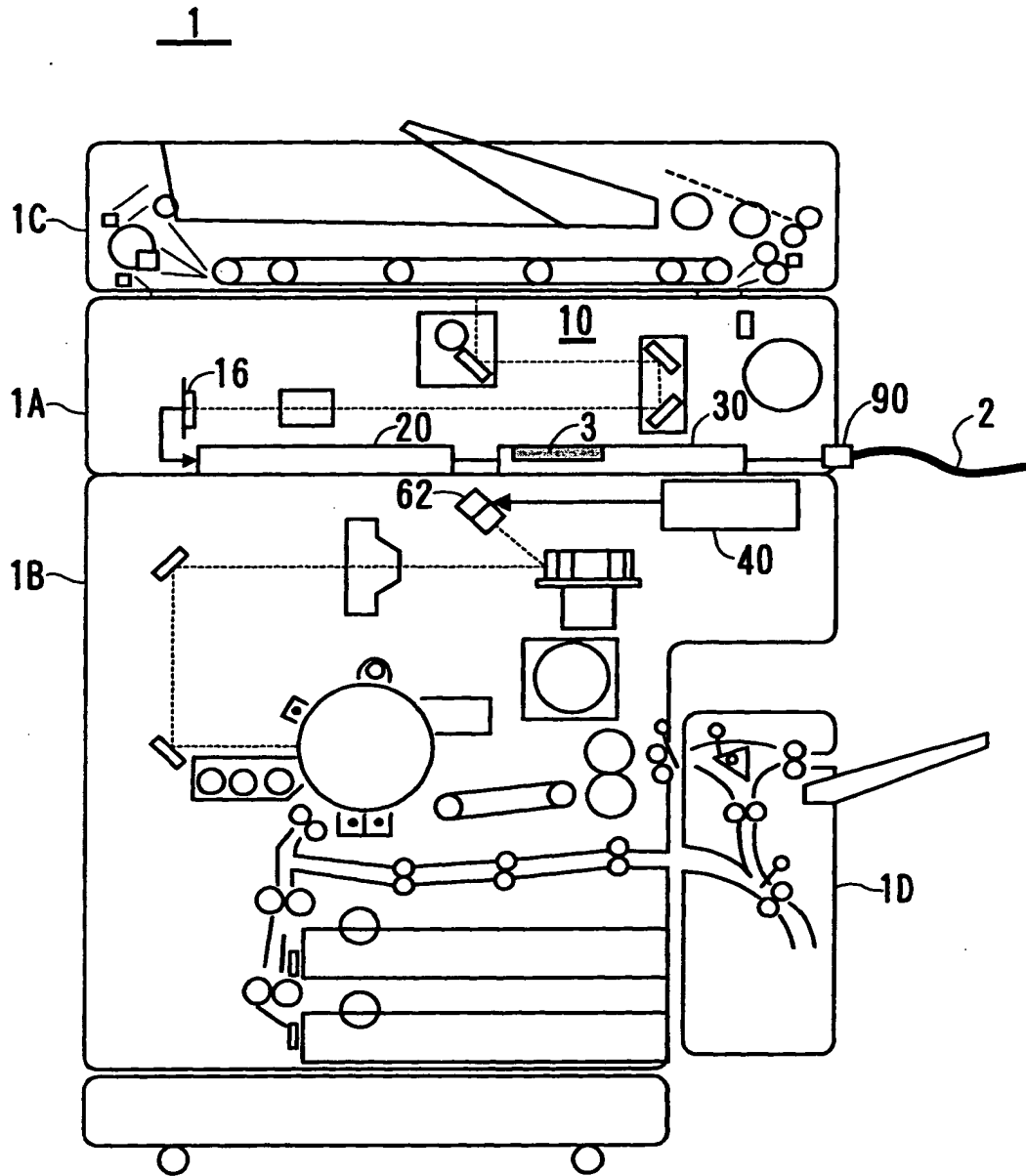
3 2 1 ~ 3 2 4 SDRAM（メモリ）

3 6 0, 3 6 0 b コントローラ（メモリコントローラ）

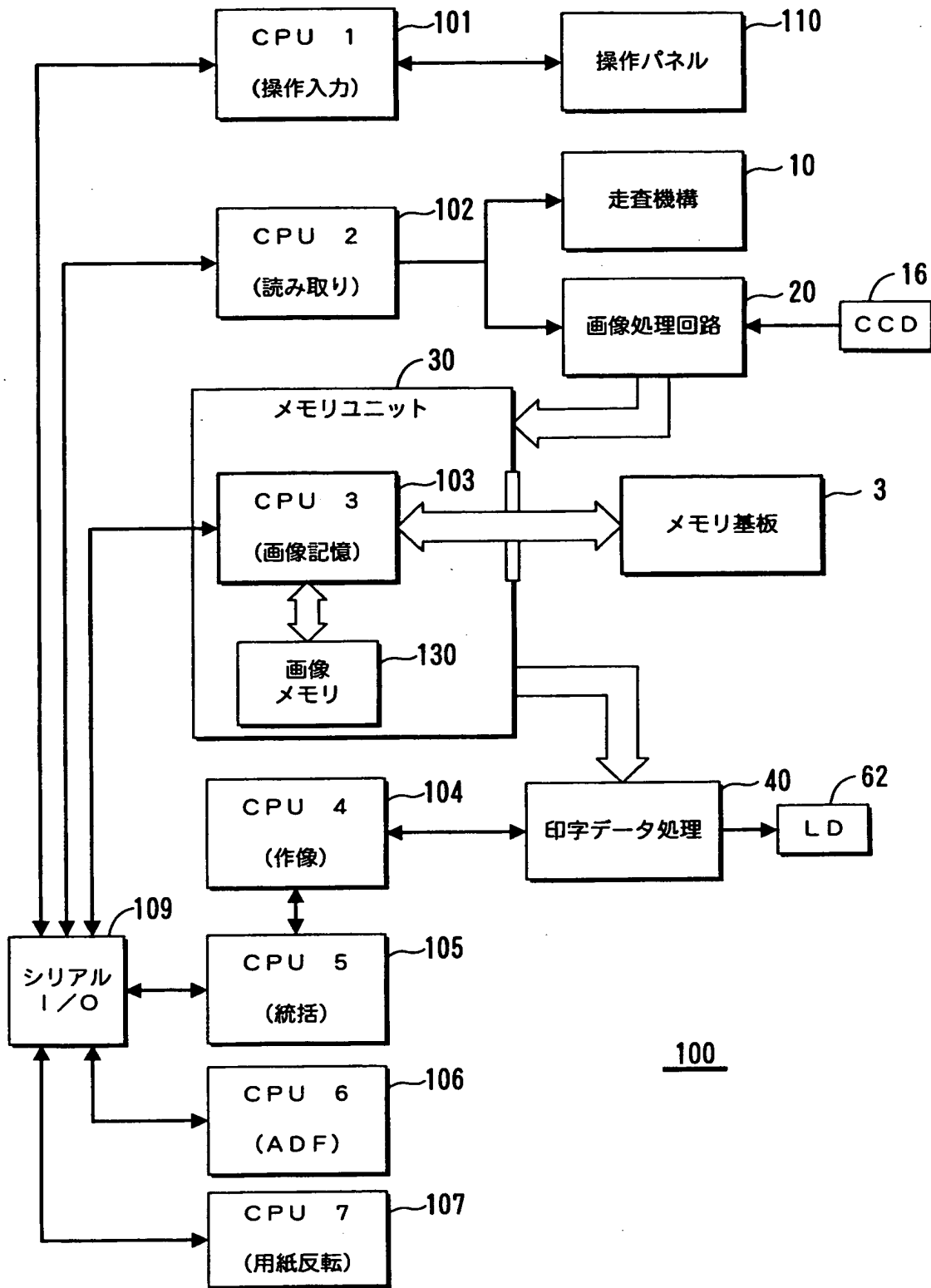
1 0 3 CPU（画像形成に係わる制御を行うコントローラ）

【書類名】 図面

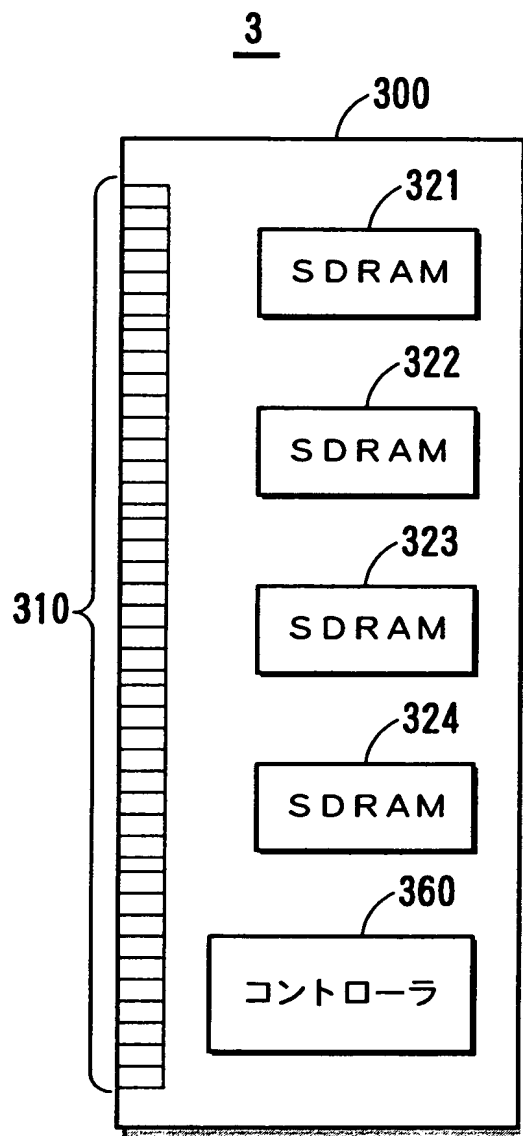
【図 1】



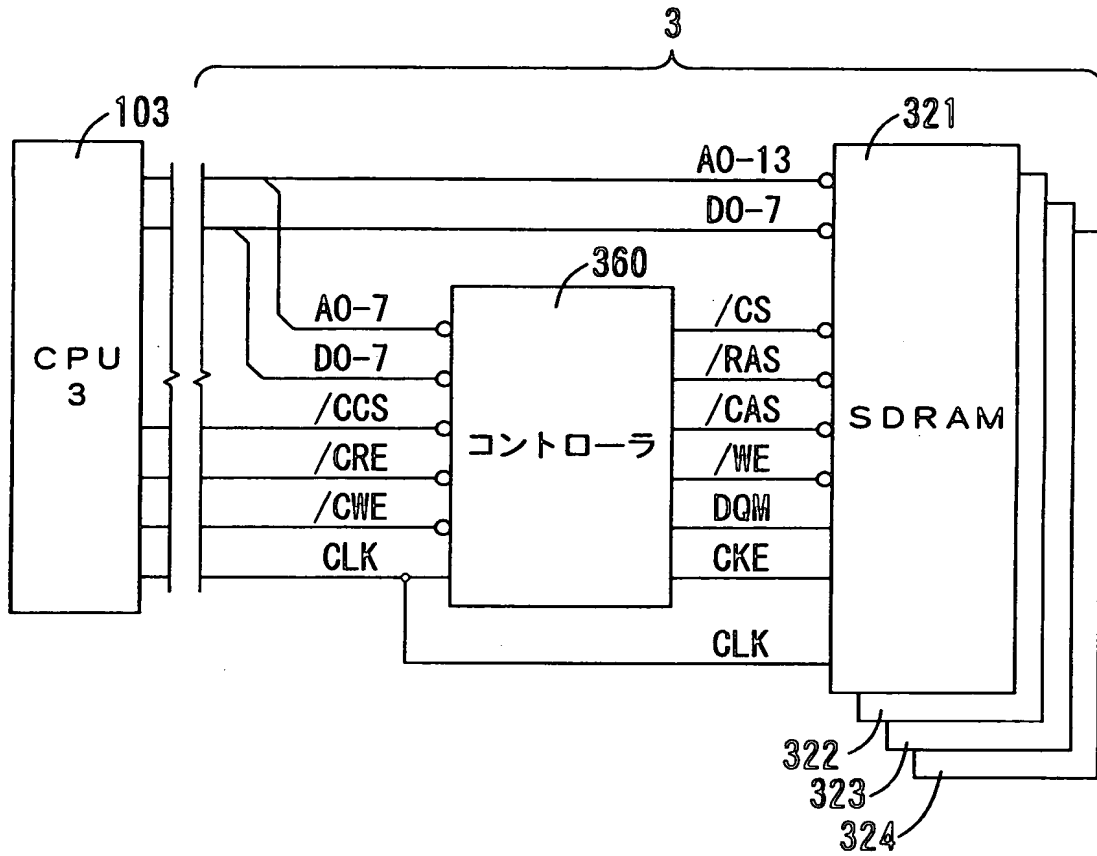
【図 2】



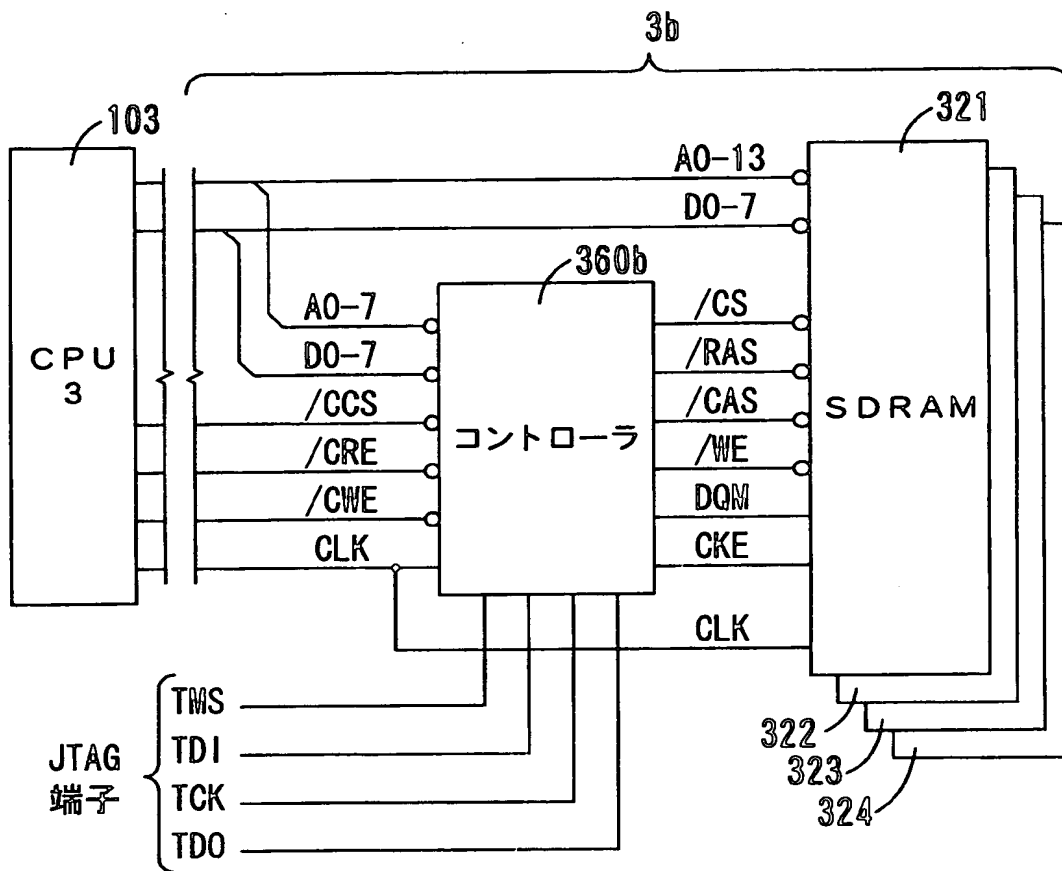
【図 3】



【図 4】



【図 5】



【書類名】 要約書

【要約】

【課題】 実装するメモリデバイスの変更の自由度を高める。

【解決手段】 コネクタ端子 3 1 0 を備えたプリント配線板 3 0 0 と、プリント配線板 3 0 0 が装着される装置が利用するデータを記憶するメモリ 3 2 1 ～ 3 2 4 とを有したメモリ基板 3 において、装置とメモリとのデータ通信を仲介するメモリコントローラ 3 6 0 を設ける。

【選択図】 図 3

出 願 人 履 歴 情 報

識別番号 [000006079]

1. 変更年月日	1994年 7月20日
[変更理由]	名称変更
住 所	大阪府大阪市中央区安土町二丁目3番13号 大阪国際ビル
氏 名	ミノルタ株式会社